

#2
PCT/JP00/06701

EU 日本国特許庁 28.09.00
PATENT OFFICE
JAPANESE GOVERNMENT JP00/6701

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年10月 2日

REC'D 17 NOV 2000

WIPO PCT

出願番号
Application Number:

平成11年特許願第377472号

出願人
Applicant (s):

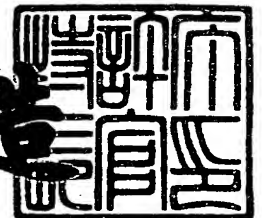
江藤 剛治

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年11月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3090040

【書類名】 特許願

【整理番号】 ISIS-0002

【提出日】 平成11年10月 2日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 9/00

【発明の名称】 切断可能な撮像素子を備える撮影装置

【請求項の数】 4

【発明者】

 【住所又は居所】 大阪府箕面市粟生間谷東7丁目2番2号

 【氏名】 江藤 剛治

【特許出願人】

 【識別番号】 591128888

 【住所又は居所】 大阪府箕面市粟生間谷東7丁目2番2号

 【氏名又は名称】 江藤 剛治

 【フリガナ】 江藤 剛治

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【書類名】 明細書

【発明の名称】 切断可能な撮像素子を備える撮影装置

【特許請求の範囲】

【請求項 1】 撮像面が複数のブロックからなり、それぞれのブロックが画像情報読み出し線を備える撮像素子を備え、該撮像素子を、各ブロックの縦または横の長さの $1/2$ づつずらして取り付け装置を備える撮影装置

【請求項 2】 撮像面が複数のブロックからなり、ブロックとブロックの境界線に沿う領域のすくなくとも一つに、各ブロック内の回路を制御するための電圧もしくは電流を送付するための線を備えることを特徴とする撮像素子

【請求項 3】 撮像面が複数のブロックからなり、ブロックとブロックの境界線に沿う領域のすくなくとも一つに、各ブロック内の回路を制御するための電圧もしくは電流を送付するための線を備えとともに、他の境界線に沿う領域のすくなくとも一つに沿って切断可能な請求項 2 の撮像素子

【請求項 4】 請求項 2 または 3 の撮像素子を備える撮影装置

【発明の詳細な説明】

【0001】

【産業上の利用分野】

多数の画素や CCD 要素を備える撮像素子が無駄なく利用でき、このような撮像素子を備えるカメラを比較的安価に提供する。

【0002】

【既存の技術】

IC チップは大型化するにしたがって急速に製造時の歩留まり率が下がる。例えば歩留まり率、すなわち使えるチップが製造できる割合が 50% のとき、チップの面積を 2 倍にすると、歩留まり率は $1/2$ の 2 乗で $1/4$ となる。4 倍面積では $1/16$ となる。したがって 1 個のチップの値段を 10 万円とすれば、4 倍面積のものは 160 万円に跳ね上がる。

【0003】

通常の IC チップでは別々に作った 4 個の使えるチップを単純に並べて 4 倍面積のチップとほぼ同じ機能を持つものを作ることができる。撮像素子で 4 倍面積

のものを作ろうとすると、撮像素子を再生画像に線が入らないように接合する必要があり、高度の技術を必要とする。

【0004】

このような技術はすでに使われており、接合可能型撮像素子 (Buttable Image Sensor) と呼ばれている。天文学等では大面積の撮像素子が必要なので、再生画像にブロックの境界線が入ることを許容して、接合可能型撮像素子技術により非常に大きな面積の撮像素子を作っている。

【0005】

撮像素子には高速読み出しなどのための並列読み出し型がある。これは、撮像素子を複数のブロックにわけ、それぞれのブロックに対して読み出し線を付け、並列的に画像情報を撮像素子外に読み出す方式である。

【0006】

例えば撮像素子を縦横の中心線によって4ブロックにわけ、それぞれのブロックは独立に機能する。このようにしておくと、実質上撮影不可能な大きな欠陥を持つブロックがあっても、他のブロックでは撮影可能である。撮影可能なブロックだけ用いて撮影することにすると、4個のうち少なくとも1つのブロックが正常であれば、画素数の少ない撮像素子として使うことができる。

【0007】

さらに、撮影可能なブロックを残して切断すれば、撮影可能なブロックを無駄なく利用できる。これは本発明の発明者の発明の一つである (特願平 1 0 - 3 0 8 6 4 8)。このような撮像素子を切断可能型撮像素子 (Cutable Image Sensor) と名付けた。

【0008】

切断されたチップのサイズは異なるが、撮像素子を制御するための外部の制御回路は同じである。このように、制御が類似する異種の撮像素子を付け替えることができるようにすると、一つのカメラの利用範囲を広げることができる。これも本発明の発明者の発明の一つである (特許第 2 0 6 5 9 1 6 号)。

【0009】

【本発明が解決する課題】

図 1 に示すように、例えば上下 4 ブロックからなる撮像素子において、少なくとも 1 つの致命的な欠陥のないブロック 1 1 (○印で示す) を持つチップは 1 5 パターンある。欠陥ブロック 1 2 は×印で示している。

【0 0 1 0】

図 2 に示すように、4 ブロックのうち、1 ブロック 2 1 のみに欠陥がある場合、次の 2 種の使い方ができる。欠陥のないブロックの一つ 2 2 (斜線で覆っている) を使わないようにして、チップを切断することなく、長方形撮像面を持つ撮像素子として使う。もう一つの方法は、チップを半分に切断し、一方を正方形の小面積チップとして、他方を長方形チップとして使う。ただしブロック境界線に沿って駆動電圧送付用の電線等が組み込まれていると、その境界線に沿っての切断が困難になる。

【0 0 1 1】

このようにして作られた数種のチップを用いて撮像素子を取り替えて装着できるカメラを作れば、カメラシステムは 1 種類のままで、全てのパターンのチップを無駄なく利用できる。しかし、これらのチップを同一のパッケージに乗せてカメラに装着すると、致命的な欠陥のない元のチップを使う場合は、画面中心がレンズから入射する光軸と一致する。しかしながら例えば、3 ブロックに欠陥があり、1 ブロックのみ使用可能なチップをそのまま装着すると、1 / 4 サイズの有効画面の端点が光軸中心となり、光軸に対する画面の対象性が失われ、レンズひずみや収差の悪影響を強く受ける。

【0 0 1 2】

撮像素子では撮像面上で画像情報を転送するための駆動電圧などの制御電圧を撮像面外部から供給する。撮像面が大型化すると、外部から撮像面内に至る距離が長くなること、および、面積に比例して必要電力が大きくなることから、十分速い転送速度を達成するために必要な電力の供給が困難になる。撮像面が独立のブロックで構成されている場合、ブロックの境界に沿って制御電圧を送る方法が考えられる。

【0 0 1 3】

【課題解決の方法】

撮像面が複数のブロックからなり、それぞれのブロックが画像情報読み出し線を備える撮像素子を備え、該撮像素子を、各ブロックの縦または横の長さの $1/2$ づつずらして取り付ける装置を備える撮影装置により、一部に欠陥ブロックのあるチップについても、致命的な欠陥のないブロックの中心と光軸を合わせることができる。これにより、1種類のパッケージとカメラシステムを使って、レンズの収差や、絞りによるいわゆるケラレ等を最小限に押さえつつ、一部に欠陥ブロックのあるチップも全て実用に供することができる。

【0014】

撮像面が複数のブロックからなり、ブロックとブロックの境界線に沿う幅の狭い領域のすくなくとも一つに、各ブロック内の回路を制御するための電圧もしくは電流を送付するための線を備えることを特徴とする撮像素子により、大型撮像素子における撮像面外から撮像面内への制御電圧の送付を短縮でき、必要な転送速度を達成できる。

【0015】

撮像面が複数のブロックからなり、ブロックとブロックの境界線に沿う領域のすくなくとも一つに、各ブロック内の回路を制御するための電圧もしくは電流を送付するための線を備えるとともに、他の境界線に沿う領域のすくなくとも一つに沿って切断可能な撮像素子により、より多くの欠陥のない撮像ブロックを使えるとともに、撮像面外から撮像面内への制御電圧の送付ルートも確保できる。

【0016】

これらの撮像素子を備える撮影装置により、大きな撮像面と小さな撮像面を備えるカメラの組み合わせを最小コストで作ることができる。

【0017】

(第1実施形態)

図3は撮像素子の受光面31を示している。画像情報の読み出し経路30も示されている。撮像素子はCCD型である。受光面は4ブロックからなり、水平のブロック境界線32に沿ってCCD駆動電圧送付用のアルミニウム線33, 34, 35が配置されている。すなわちこの素子は3相駆動型CCD撮像素子である

。例えば第一相の駆動電圧 37 はアルミニウム線 33, コンタクトポイント 38 を通って受光面内に送られる。

【0018】

駆動電圧は読み出し用水平 CCD 39 の上部を通る金属線を通して送ることもできる。しかし本実施例の方が、駆動電圧送付線が水平 CCD 周辺の他の回路と交錯しないだけ単純な構造となる。より高速の操作を行うには両方から送ればよい。

【0019】

垂直の境界線に沿う領域 36 には回路も線も組み込まれていない。この領域はチャンネルストップ領域となっていて、この線に沿って切断可能である。

【0020】

図 3 では境界線に沿い、CCD 等の組み込まれていない空白領域の幅を受光面内の CCD ピッチより大きく取っているために、境界線をはさむ部分だけ画素ピッチが広がる。天文学等で学術研究に使う撮像素子では一般用と違って、このような不連続が多少生じても画像解析上大きな問題とはならない。それよりも技術的に無理なく大型化できる方が重要である。実際、接合可能型技術で大型撮像素子を作る場合などは、目視ではっきりと境界線を確認できることが多い。

【0021】

また後述の第 2 実施形態では、自動的にこのような空白領域が生じ、境界線に沿う画素ピッチの不連続性の問題は生じない。

【0022】

図 4 は図 3 のチップの欠陥パターンと切断パターンの組み合わせ、および切断されたチップのパッケージ 41 への取り付けパターンの例を示している。欠陥パターンは図 1 と同じである。

【0023】

左上ブロックに欠陥のあるパターン 42 を例として説明する。縦に切断し、それぞれ 2 個のパッケージに装着する。装着位置は、欠陥がない場合と同じである。したがってボンディング等の問題も全くない。

【0 0 2 4】

ただし画面中心がずれるので、画面中心をレンズ光軸と合わせるためには、4 3, 4 4 に示すようにパッケージの取り付け位置を、ブロック幅の $1/2$ だけ左右、上下の一方、もしくは両方にずらす必要がある。

【0 0 2 5】

図 4 で実際に切断が必要なパターンは 6 パターンで、あとは欠陥があっても切断することなくそのまま使える。また切断しなくても 6 個の $1/4$ 画素を持つ素子が無駄になるだけなので、ブロック並列読み出しとパッケージのずらし装着の組み合わせだけでも、実質歩留まり率を十分向上させることができる。

【0 0 2 6】

画素数が $1/2$ の長い画面を持つチップについては、縦長のものと横長のものができる。これは実用上全く問題ない。例えばカメラの横と下にカメラホルダーを付け、外部装飾も縦横を意識させないものにしておくだけでよい。

【0 0 2 7】

図 5 はカメラの光学系の概要を示している。レンズ 5 1 から入射した光は撮像素子 5 2 の撮像面 5 3 上に結像する。撮像素子は撮像素子取り付けマウント 5 4 上に取り付けられている。撮像素子取り付けマウントは、マウント取り付け装置 5 5 を介してカメラに取り付けられている。

【0 0 2 8】

図 6 はマウント取り付け装置を示している。マウントは 3 個のねじ 6 1 でカメラ本体に取り付けられるが、各ねじ穴 6 2 は 9 カ所づつ開いている。ねじ穴間隔 (ピッチ) 6 3 はブロック幅 6 4 の $1/2$ である。

【0 0 2 9】

(第 2 実施形態)

図 7 は本発明の発明者の発明した超高速ビデオカメラ用撮像素子の受光面を示している。フォトダイオード 7 1 で発生した電荷はインプットゲート 7 2 を通じて CCD 転送路 7 3 に送られ、転送路上を斜め下方に転送される。さらに電荷収集井戸 7 4, ドレーンゲート 7 5, アンプ 7 6, 読み出し用回路 7 7 などからなる (特願平 1 0 - 3 0 8 6 4 8, Takeharu ETOH 他 3 名, An I

Improved Design of an ISIS for a Video Camera of 1,000,000 pps, High-Speed Imaging and Sequence Analysis, Proceedings of SPIE, Vol. 3642, pp. 127-132, 1999)。

【0030】

CCD転送路は画像情報（この場合は電荷）記録手段を兼ねている。これにより、転送路内に常に、ある時点から数10ステップ前までの画像情報が記録されている。すなわち撮影中は画像情報を撮像素子外部に読み出すことなく画素周辺に全画素並列処理で記録していくので究極の超高速撮影が可能となる。このような撮像素子を画素周辺記録型撮像素子（In-situ Storage Image Sensor, 略してISIS）と呼ぶ。

【0031】

この素子の特徴は、CCD型記録部の軸78がフォトダイオードからなる画素軸79に対して斜行していることである。これにより、直線状のCCD記録要素が下の画素に突き抜けていっても、下の画素のフォトダイオード上を通過することなく、これを回避して十分長く伸びることができる。すなわち長い連続記録枚数を実現することができる。

【0032】

図8は図7のISISを4ブロックにわけて作ったときの撮像面の中央部を示している。このように図7の設計では中央のブロックの境界線に沿って、回路も電線も作られていない空白領域81、82が自動的に生じる。これもこの発明で副次的に生じた特徴の一つである。このように、図7で示すISISは、本発明のようにブロック境界に沿う切断や、制御・駆動電圧送付線の配置に最適な設計となっている。

【0033】

図9は図8において、水平の空白領域81にCCD駆動電圧送付線91、92、93を配した図である。送付線を配するための十分な幅を確保するため、端部のフォトダイオード98の長さを少し短くし、その分幅を広げている。垂直の空

白領域 8 2 (斜線で示す) の幅は数 1 0 ミクロンもあるので、この線に沿って切断して何の問題もない。遮光膜 9 5 も C C D 駆動電圧送付線 9 1, 9 2, 9 3 も金属膜製である。受光面への C C D 駆動電圧送付線 9 6 は C C D 転送路 9 7 と斜交している。従ってそのコンタクトポイントは受光面内の駆動電圧送付線とチャネルストップが交差するところととっていく。これについては発明 (特願平 1 0 - 3 0 8 6 4 8) に詳しく説明している。ただしこの発明の場合は C C D 駆動電圧送付線は水平中心線上でなく辺部に作られる構造となっていた。

【 0 0 3 4 】

本発明のカメラで撮影し、そのまま画面に再生すると、画面の半分もしくは 1 / 4 の領域にしか画面が出ない。しかし最近のコンピュータの画像処理ソフトのほとんどは、画面の一部を全画面に広げて表示する機能を備えているので、これを利用すれば実用上何の問題も生じない。

【 0 0 3 5 】

(その他の実施形態)

付け替えられる撮像素子の種類は、切断により生じる形状の異なるものに限らない。発明 (特許第 2 0 6 5 9 1 6) で示されているように、白黒撮影用のもの、カラーフィルターアレイの付いたカラー撮影用、マイクロレンズ付きと付かないもの、イメージ・インテンシファイヤ等の光増強装置の付いたもの、可視光以外の電磁波や粒子に対して可視光を発する層を付けたもの等を交換して用いることができる。ただし、この場合は撮像素子もずらして装置する。

【 0 0 3 6 】

また撮像素子の大きさは各ブロックの 4 倍面積のものに限らない。2 × 3 の 6 ブロックのもの、さらにはそれより大きいものでも良い。

【 0 0 3 7 】

【発明の効果】

どの欠陥パターンに対しても、切断とブロック幅の 1 / 2 ピッチでずらしたマウント装着により全ての有効ブロックを活用でき、かつ、C C D 駆動電圧を容易に送付できる。

【 0 0 3 8 】

このように、画素数、転送速度などの基本性能を維持しつつ、できた撮像素子
を無駄なく使うことができる。

【0039】

またカメラもパッケージも、全ての欠陥パターンについて同じものを使うこと
ができるので、カメラ製作費もパッケージ製作費も重複を避けて大きく軽減する
ことができる。したがって1台あたりの製造コストも大きく軽減される。

【0040】

一方、ユーザーにとっては、最初1/4の画素数を持つカメラを購入し、後に
資金的余裕の生じたときに全画素サイズの撮像素子を追加購入することができる
。例えば、科学技術計測用の撮影装置は一般のビデオカメラ等に比べてはるかに
使用期間が長い。このような場合に、逐次装置の高性能化を図ることは、限られ
た年間予算で研究を行っている科学技術者にとって大きなメリットがある。

【図面の簡単な説明】

【図1】

4ブロックからなる撮像素子の欠陥パターン

【図2】

4ブロックの1つに欠陥があるとき、切断せずに使う場合と切断して使う場合
を説明する図

【図3】

4ブロックからなる撮像素子の受光面で、水平ブロック境界線に沿ってCCD
駆動電圧送付用アルミニウム線が配置されており、垂直ブロック境界線は切断可
能

【図4】

切断パターン、欠陥パターン、パッケージングの組み合わせの例

【図5】

カメラの光学系

【図6】

撮像素子パッケージのマウントの取り付け

【図7】

斜め CCD 型記録部を有する画素周辺記録型撮像素子の受光面

【図 8】

図 7 の撮像素子の中心部

【図 9】

図 8 において水平のブロック境界線に CCD 駆動電圧送付線を配置したもの

【符号の説明】

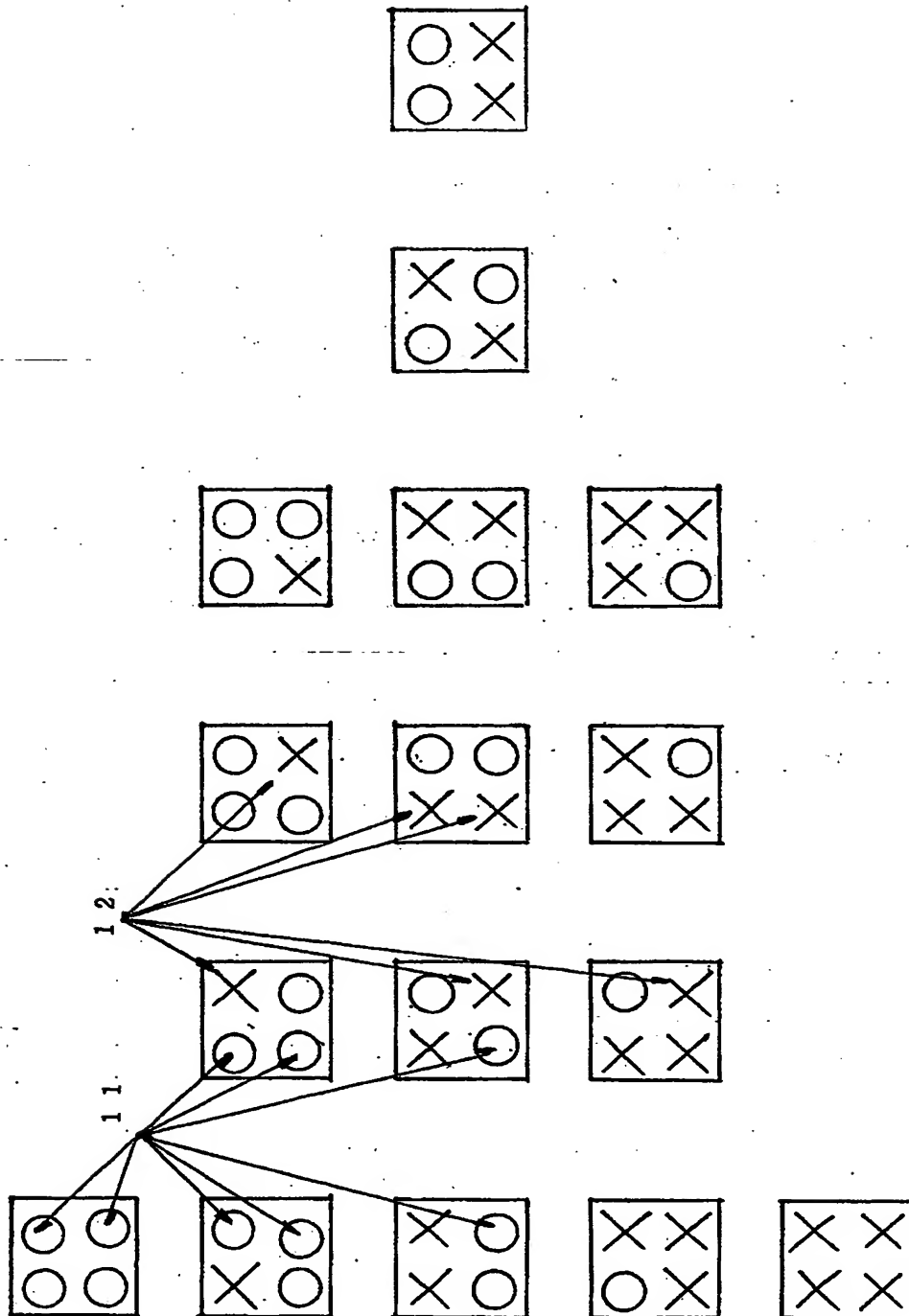
- 1 1 欠陥のないブロック (○印)
 - 1 2 欠陥のあるブロック (×印)
 - 2 1 欠陥のあるブロック
 - 2 2 欠陥のないブロックの一つで、切断しない場合には実際の撮影には使われないブロック (斜線で覆っている)。
-
- 3 1 受光面
 - 3 2 水平のブロック境界線
 - 3 3, 3 4, 3 5 CCD 駆動電圧送付線
 - 3 6 垂直のブロック境界線
 - 3 7 第 1 相の駆動電圧送付経路
 - 3 8 コンタクトポイント
 - 4 1 パッケージ
 - 4 2 左上の欠陥のあるチップのパッケージング
 - 4 3, 4 4 光軸合わせのためのパッケージの移動
 - 5 1 レンズ
 - 5 2 撮像素子
 - 5 3 撮像面
 - 5 4 撮像素子取り付けマウント
 - 5 5 マウント取り付け装置
 - 6 1 マウント取り付けねじ
 - 6 2 マウント取り付け穴
 - 6 3 マウント取り付け穴の間隔
 - 6 4 ブロックの幅

- 7 1 フォトダイオード
- 7 2 インプットゲート
- 7 3 CCD 転送路
- 7 4 電荷収集井戸
- 7 5 ドレイン
- 7 6 アンプ
- 7 7 読み出し回路
- 7 8 CCD, フォトダイオードなどの構造軸
- 7 9 画素配置軸
- 8 1 ブロックの水平空白領域
- 8 2 ブロックの垂直空白領域
- 9 1, 9 2, 9 3 CCD 駆動電圧送付線
- 9 4 CCD 駆動電圧送付線のコンタクトポイント
- 9 5 遮光膜
- 9 6 撮像面内での駆動電圧送付線
- 9 7 CCD 転送路
- 9 8 水平中心線に沿うフォトダイオード

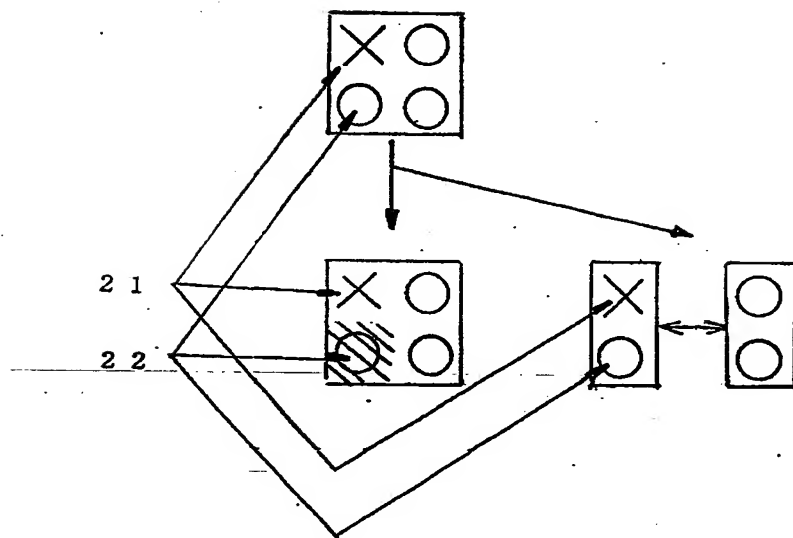
特平 1 1 - 3 7 7 4 7 2

【書類名】 図面

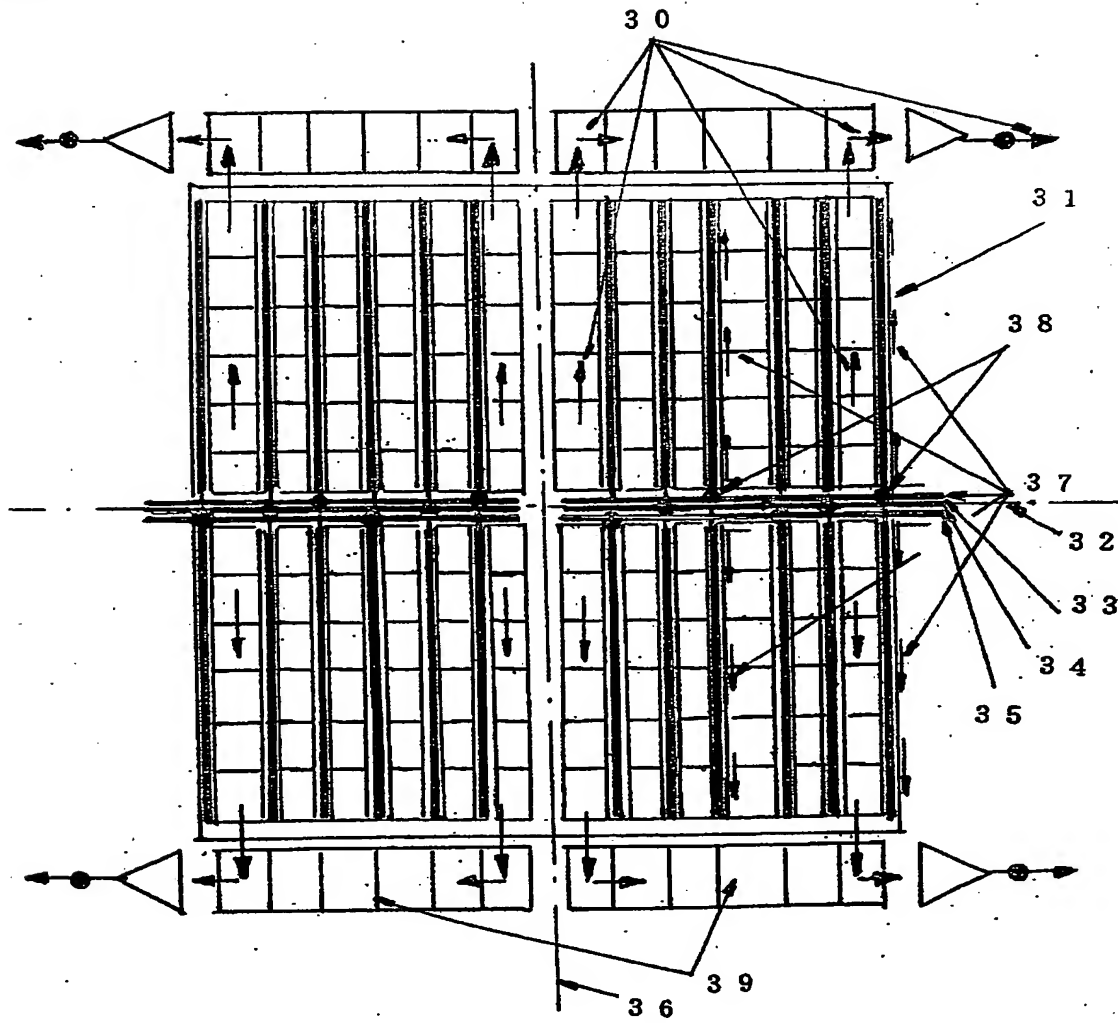
【図 1】



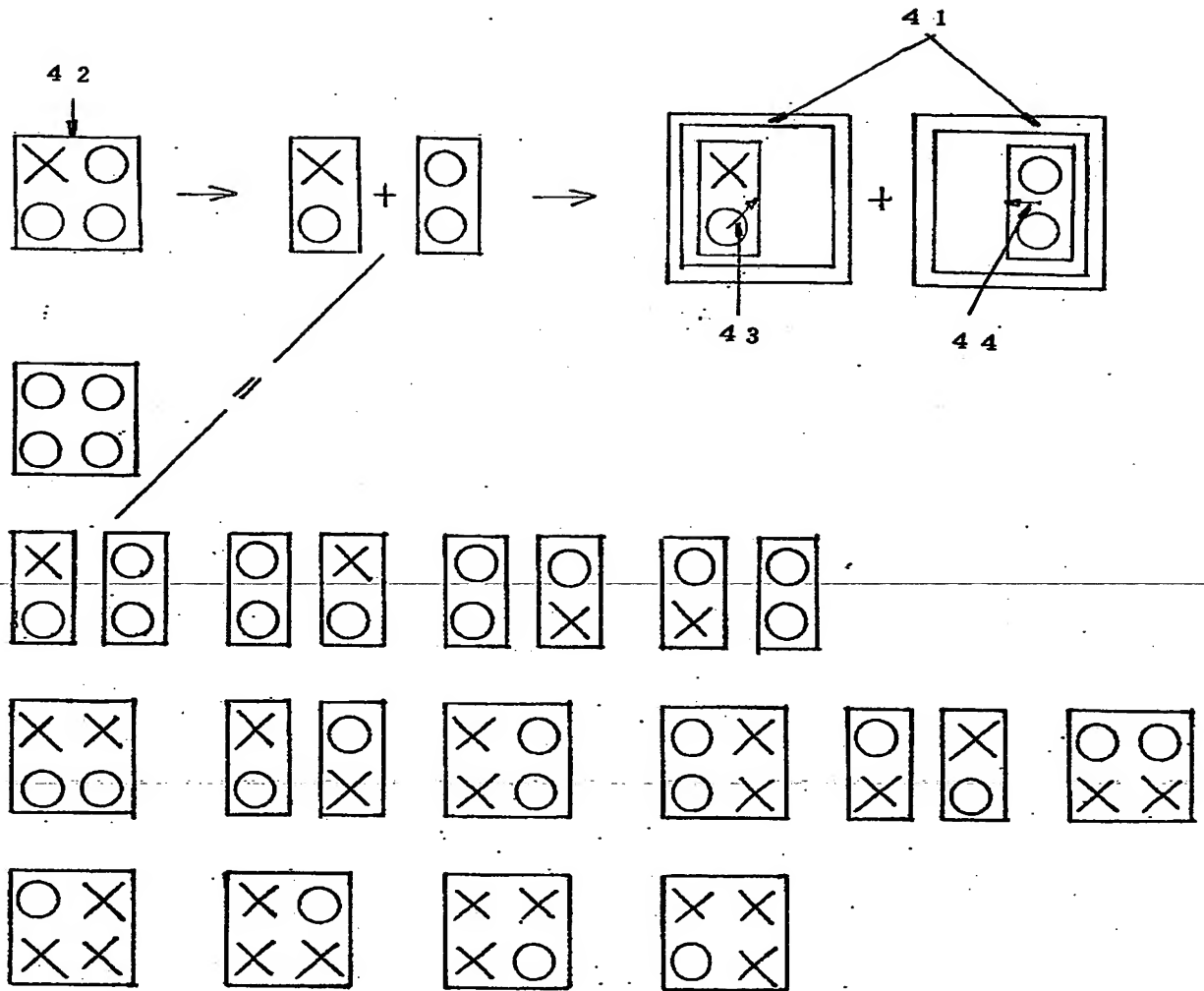
【図 2】



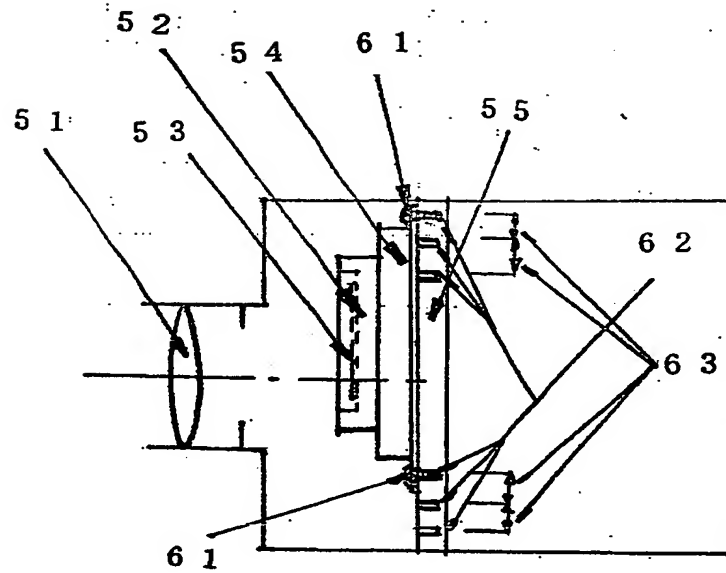
【図 3】



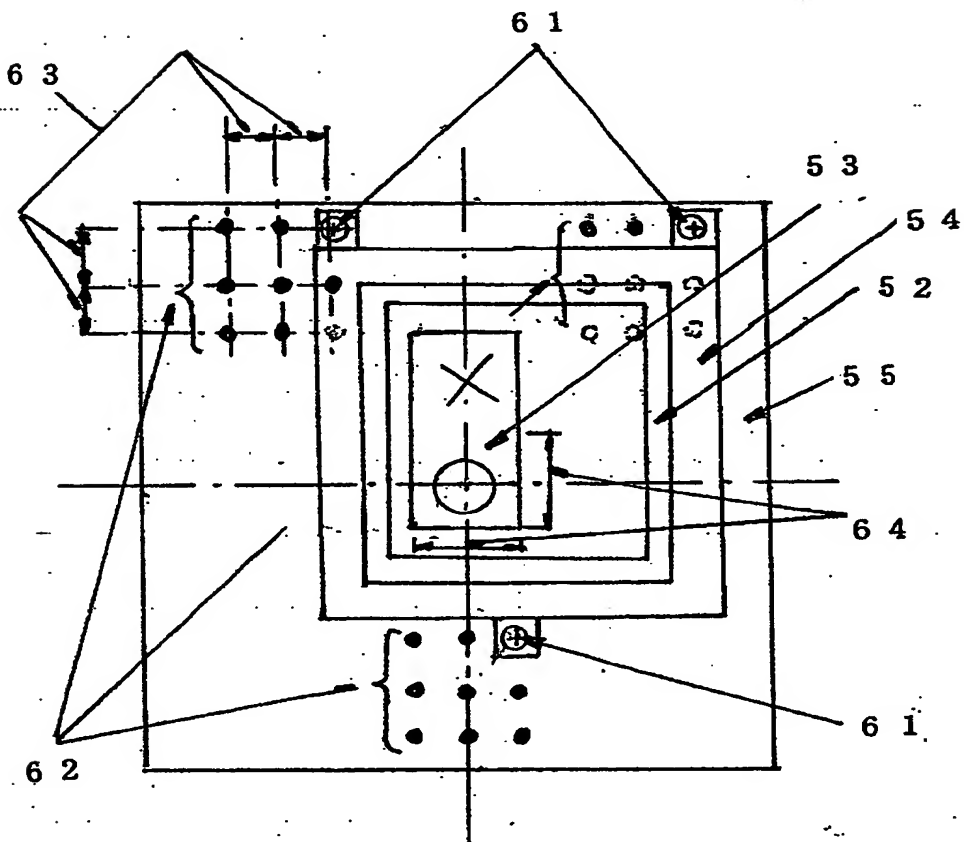
【図 4】



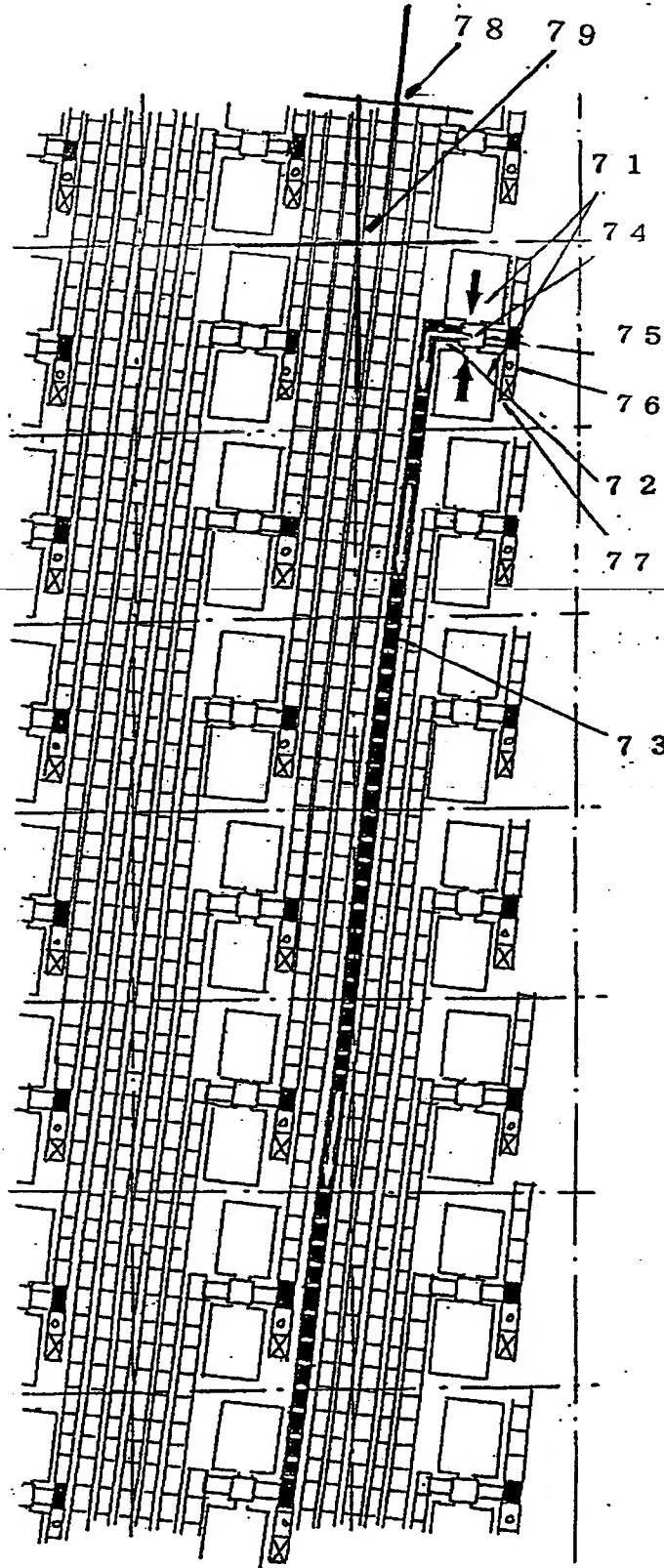
【図5】



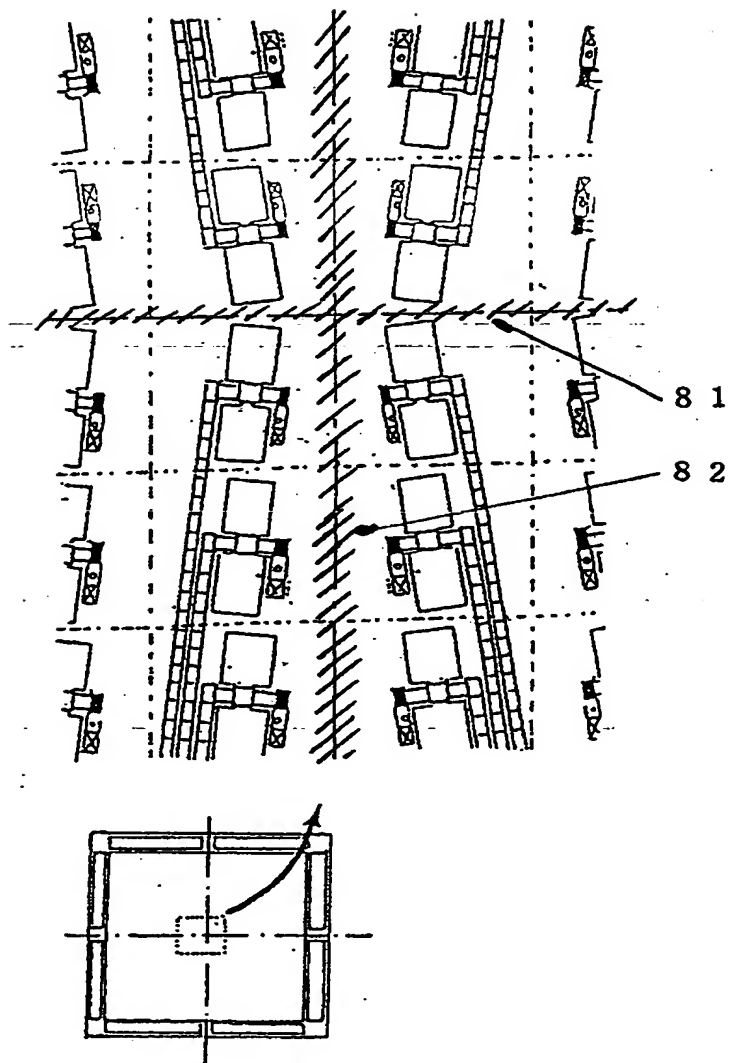
【図6】



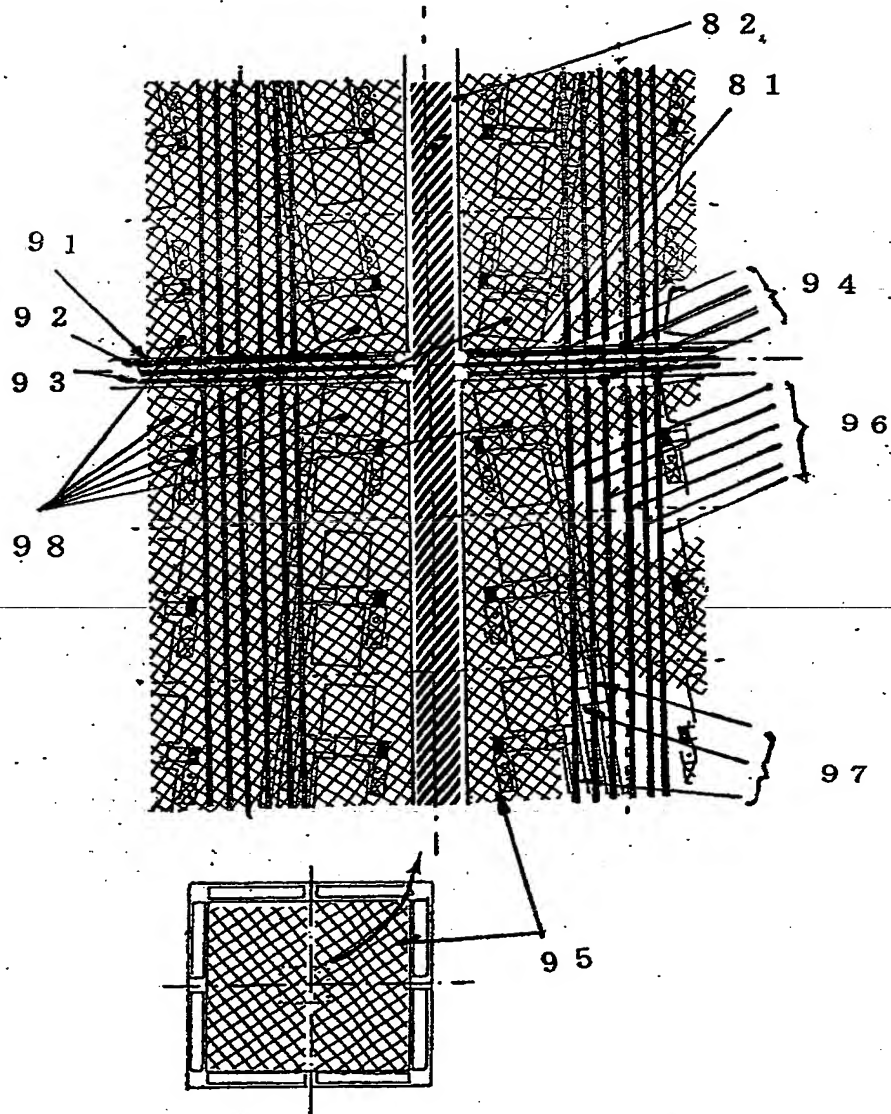
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

撮像面がいくつかのブロックにわかれており、それぞれから並列に画像情報を外部に読み出すことができる大型の撮像素子のチップについて、製造時に、撮像できない欠陥ブロックがあった場合に、欠陥のないブロックを有効に使って実質の歩留まり率を上げる。撮像素子のパッケージやカメラは1種類のものを用い、ブロックの幅の $1/2$ ピッチでパッケージへの取り付け位置を変えることにより、欠陥のないブロックの中心とカメラの光軸を合わせることができる。さらにブロックの境界線に沿って切断できるとともに、ブロックの他の境界線に沿って、撮像素子内の制御・駆動回路に電力を供給する線を配置することにより、高速の制御・駆動性能を保持しつつ、切断と $1/2$ ピッチのずらし取り付けにより、欠陥のないブロック全てを有効に使うことができる。

【選択図】 図 6

職権訂正履歴 (職権訂正)

特許出願の番号	平成 11 年 特許願 第 377472 号
受付番号	29924600001
書類名	特許願
担当官	喜多川 哲次 1804
作成日	平成 12 年 3 月 9 日

<訂正内容 1>

訂正ドキュメント

明細書

訂正原因

職権による訂正

訂正メモ

【発明の詳細な説明】の項目が記載されていないため、加入します。

訂正前内容

【請求項 4】請求項 2 または 3 の撮像素子を備える撮影装置

【0001】

【産業

訂正後内容

【請求項 4】請求項 2 または 3 の撮像素子を備える撮影装置

【発明の詳細な説明】

【0001】

出 願 人 履 歴 情 報

識別番号 [591128888]

1. 変更年月日 1991年 6月13日

[変更理由] 新規登録

住 所 大阪府箕面市栗生間谷東7丁目21番2号

氏 名 江藤 剛治

THIS PAGE BLANK (USPTO)
